

Noch n'Oszi.....die Zweite!

2 Kanal Oszilloskop mit externen AD-Wandlern und Speichern

Die Beschaltung der seriellen Schnittstelle habe ich wieder beibehalten. Ein „diggidales“ Oszi steht nie weit vom PC entfernt! Da braucht man keine +24V.

Die AD-Wandler waren schwer zu beschaffen. Sicher wären echte Flash-ADC's noch besser gewesen. Einfachere Steuerung! War aber nicht zu bekommen! Die ganzen Logik-IC's sollten aus einer Familie sein. Aber den 74150 und den 7490 habe ich nicht in `HCT gefunden.

Der 74150 lässt sich durch zwei '251 mit Beschaltung ersetzen, und der 7490 durch einen '390.

Aber es funktioniert sogar, wenn ein TTL7490 einen CMOS 4040 und der einen TTL74150 ansteuert! Um das Schaltbild im MultiSim8 zu zeichnen, musste ich die Logik-IC's aus verschiedenen Familien zusammen suchen! Einige IC's gab es garnicht und mussten im Cmponent-Wizard erstellt werden. Es gab z.B. kein Monoflop! Der 4528 lässt sich auch durch den 74123 ersetzen. Das der P0_5 unbenutzt bleibt lag nur daran, daß er kaputt ist. Im Programm kann das natürlich geändert werden!

Schaltungsbeschreibung!

Die Frequenz wird von XOUT über den 7490 zum 4040 geleitet. Der stellt Taktfrequenzen von 1MHz bis ca. 244Hz zu Verfügung. Der 74150 selektiert eine Frequenz als Taktfrequenz für die, mit den 4520(als Adressgenerator) und den 6116 Speichern aufgebauten, FiFo's. Angesteuert wird der 74150 von einer Porterweiterung mit dem 4094. Dieser liefert auch die Steuersignale für die Triggerkanal- und Tiggerflankenumschaltung. Die Schaltung um das Nand-FlipFlop startet den Messvorgang und wird am Ende vom Adressgenerator wieder zurückgesetzt (EoC). Das bekommt der R8C13 über P0_3 mit und schaltet über den 4094 den 74150 auf seinen Ausgang P3_0. Jetzt kann er selbst die Taktfrequenz für die FiFo's bestimmen und die Messdaten zum PC schicken!Die RC-Glieder sollen für kurze Impulse sorgen damit das RS-FlipFlop nicht durch Dauersignale blockiert ist.

P3_2 unterscheidet zwischen dem Messvorgang und dem Lesen des Speichers für's Senden zum PC. während des Sendens sorgt P3_2 für den Lese-Clk am Speicher.

Die beiden Nand's sortieren die Signale und die Diode verhindert das RD dabei zur falschen Zeit CE der Speicher ansteuert.

P3_1 unterscheidet während des Sendens zum PC die Daten der Kanäle in dem es die 74257 ansteuert.

Das Oszi zeigt das man auf recht einfachere Weise SRAM's und ADC's ansteuern und 1MS/sec erreichen kann!

Roland Plisch